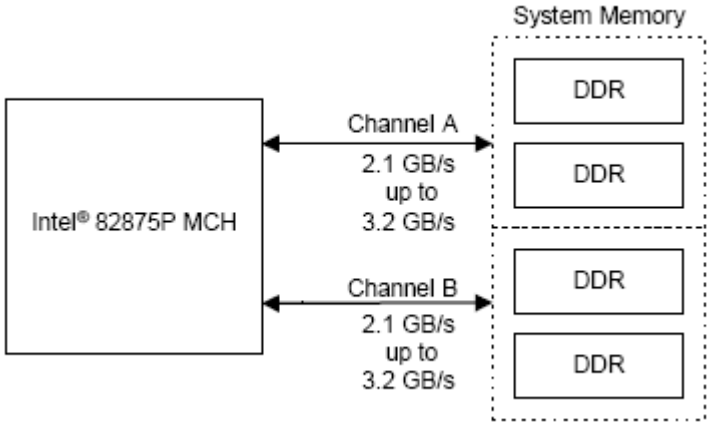
Paměti 2

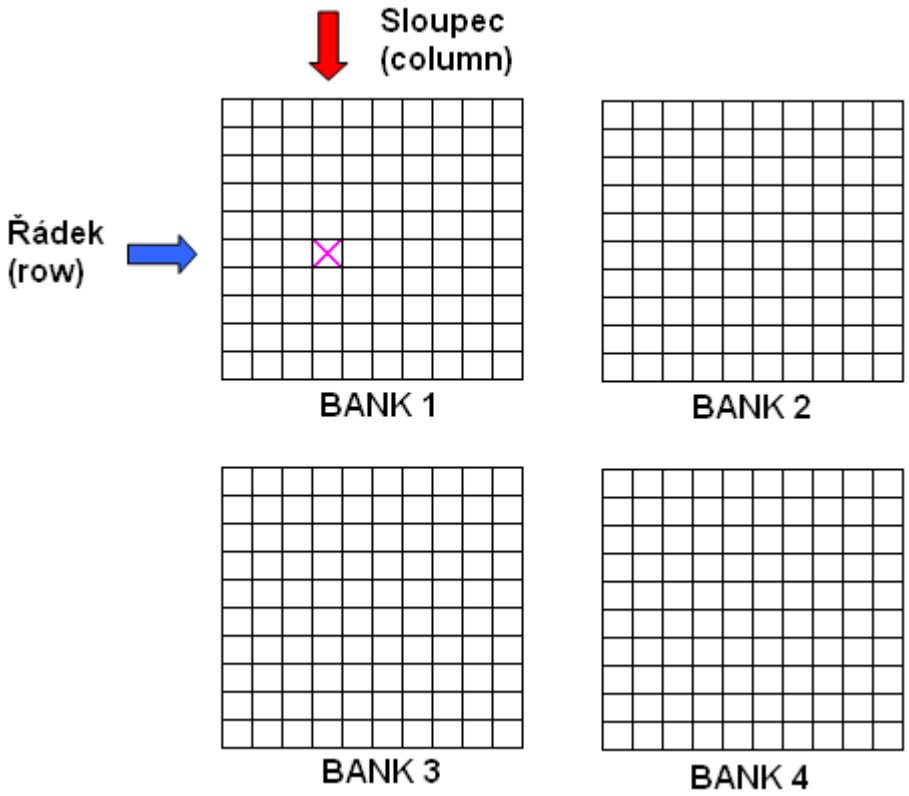
Něco málo o časování a frekvenci

- Pokud pomineme rozdílné technologie (FPM, EDO, SDRAM, DDR SDRAM...), liší se paměti v zásadě pouze frekvencí a časováním. Ale co to vůbec je? Tyto dva faktory dohromady určují, jaká je reálná rychlost pamětí. Rychlost pamětí se dělí na rychlost vyhledávání dat (zpoždění - latency) a na rychlost burst přenosů.
- Technologie pamětí DRAM je ale v principu identická již mnoho desítek let. Základní deska obsahuje řadič pamětí, jehož úkolem je komunikovat s paměťovými čipy - jeden modul DIMM se obvykle skládá z osmi či šestnácti takových paměťových čipů. Řadič vyvolává příkazy a paměť je realizuje.



Rychlost vyhledávání

- Rychlost vyhledávání je ovlivněna řadou faktorů. Datový prostor je organizován do banků, což jsou struktury definované určitým počtem řádek a sloupců. Aby bylo možné nalézt správná data, musí být napřed vybrán správný bank a následně musí dojít k vyhledávání řádku a sloupce.
- K účelu vyhledávání je definována řada příkazů. Délka těchto příkazů je uváděna v hodinových cyklech (T). Tak například 3T znamená tři hodinové cykly, 2.5T pak dva a půl hodinového cyklu. Cílem samozřejmě je dosáhnout co nejkratší doby vyhledávání, protože i počet hodinových cyklů má být ideálně co nejmenší. Dražší paměti se liší právě tím, že mají kratší dobu vyhledávání. Kratší v tomto případě znamená, že paměť dokončí operace rychleji, bez ohledu na nastavení, tedy bez ohledu na to, jak rychle jsou data skutečně čtena - je to tedy podobné jako například maximální rychlost automobilu.



- Výrobci obvykle značí časování pamětí následovně:

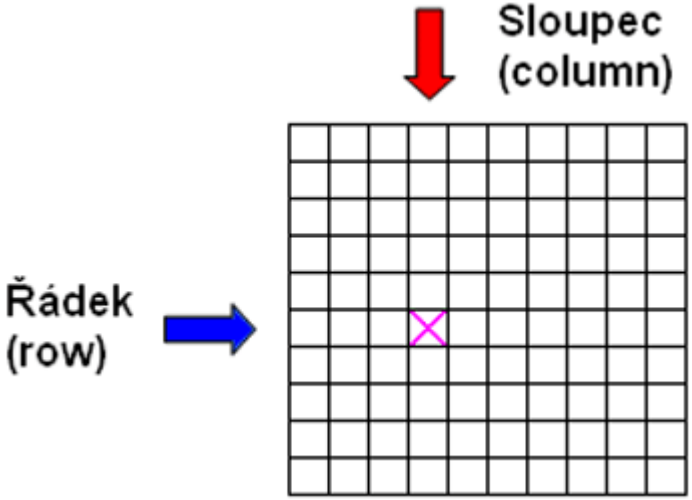
$$\underset{\text{tRAS - tRP - tRCD - tCL}}{6-2-3-2} \;/\; \underset{\text{command rate}}{1T}$$

- Možné je ale i udávání hodnot obráceně, což více vyhovuje marketingovým požadavkům (první je položka CAS Latency, která je v propagačních materiálech zmiňovaná více než často):

$$\underset{\text{tCL - tRCD - tRP - tRAS}}{2-3-2-6} \;/\; \underset{\text{command rate}}{1T}$$

- Přestože toto značení neobsahuje veškeré parametry, udává ty nejdůležitější. Jinými slovy údaje poví o výkonu pamětí hodně. Řekněme si nyní něco o jednotlivých příkazech.

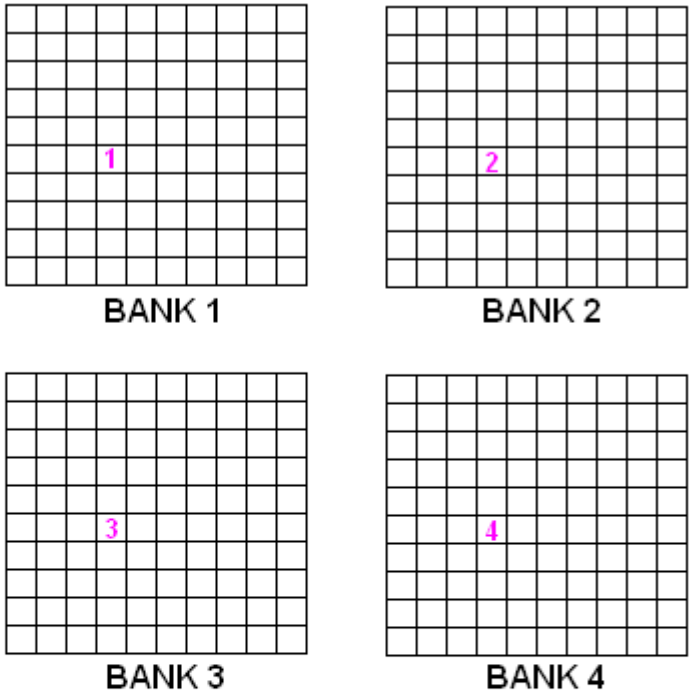
Po té, co je vybrán bank (matice dat), je nutné nejprve vybrat řádek. Paměťový řadič vyvolá příkaz **Row Address Strobe (tRAS)** - jinak také Minimum RAS **Active** Time (minimální čas po vyvolání stavu Active pro stabilizaci). Tato operace trvá běžně pět či více cyklů a v podstatě udává, za jak dlouho je řádek použitelný - vyhledaný a připravený. Následuje příkaz **RAS to CAS Delay (tRCD)**, což je prodleva mezi hledáním řádku (RAS) a hledáním sloupce (CAS - Column Address Strobe), následovaný samotným vyhledáním sloupce, tedy operací **CAS Latency (tCL)**. Po tomto vyhledání již jsou data přečtena.



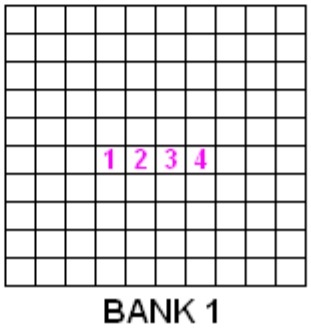
- Operace tRCD a tCL obvykle trvají dva či více cyklů. Po jejich skončení následuje příkaz **Row Precharge (tRP)**, kterým se obnoví data ve čtených buňkách (v opačném případě by tato vyprchala). Tento příkaz také trvá obvykle dva či více cyklů a po něm následuje opět stav Active, který je výchozím stavem pro spuštění CAS.
- Význam jednotlivých příkazů se značně liší a to zejména z toho důvodu, že při čtení nejsou vyvolávány ve stejném poměru. Pokud jsou například požadována data ve stejném řádku, stačí jen vyvolávat příkazy CAS Latency a po dodání dat Row Precharge, zatímco RAS již není zapotřebí. Naopak pokud chceme data z jiného řádku, je nutné znovu vyvolat příkazy Row Address Strobe a RAS to CAS Delay. Existuje však i řada dalších příkazů, které se uplatní ještě méně často:
- **Row Cycle Time (tRC)** - Jedná se o čas mezi dvěma následnými příkazy tRAS, tedy za předpokladu, že je řádek ve stavu Active, ale zároveň nejsou čtena data. Z toho plyne, že tato doba je součtem tRAS a tRP.
- **Row Refresh Cycle Time (tRFC)** - Doba po vyvolání REF (viz dále) a opětovným nastolením stavu Active, tedy doma obnovy refreshe dat v banku.
- Situace se ještě více zkomplikuje v okamžiku, kdy jsou zapotřebí data z jiného banku. Paměťový řadič umí udržovat chod několika banků zároveň - novější řadiče obvykle umí více banků. Stále jsou ale takové matice, které aktuálně nejsou zapnuté. V okamžiku, kdy jsou vyžadována data z takové matice, je nejdříve nutné nějakou jinou matici uzavřít.

- **Row Active to Row Active Delay (tRRD)** - Udává počet cyklů, které musí uplynout před přepnutím se na jiný bank za předpokladu, že tento jiný bank je již Active.
- Některé řadiče umožňují také konfigurace dalších parametrů. **Write Recovery Time (tWR)** je doba, která musí uplynout po zadání zápisu před tím, než bude vydán příkaz Row Precharge. Pokud by byl tento zadán příliš rychle, budou obnovena data, která jsou příliš stará, tj. nestihne se zápis nových dat. **Write to Read Delay (tWTR)** pro změnu udává, kolik cyklů musí uplynout před tím, než je vyvolána operace čtení po té, co právě proběhl zápis. Obdobně **Read to Write Delay (tRWT)** značí prodlevu mezi čtením a následným zápisem.

s Bank Interleave



bez Bank Interleave



- Důležitým parametrem je také **Refresh Rate (tREF)**. Paměťové čipy DRAM musí čas od času obnovovat veškerý svůj obsah, jinak se všechna data ztratí. Toto obnovování může probíhat po různě dlouhých okamžicích, udávaných v mikrosekundách (obvykle například 7.8µs). Délka je závislá na "hustotě" pamětí, tedy čím vyšší je kapacita čipu, tím musí být doba obnovování kratší, protože se musí vystřídat jednotlivé banky - čas totiž udává, za jak dlouho se má začít obnovovat další bank, nikoli jak dlouho se bude obnovovat jeden bank (od toho je zde čas tRFC). Refresh se totiž obvykle neprovádí u všech banků současně, ale na střídačku. Čím bude prodleva mezi obnovováním banků delší, tím méně refresh operací se za určitý časový okamžik stane. To tedy znamená, že se zvýší pravděpodobnost ztráty dat, zároveň ale také vzroste výkon. To z toho důvodu, že v průběhu obnovy dat je bank nepřístupný jakékoli operaci. Cílem je tedy provádět co nejméně těchto operací, ale stále zaručit zachování obsahu. Problém s poklesem výkonu se pak snaží řešit technologie zvaná Bank Interleave, která organizuje data prokládaně. Tím se zvyšují šance, že budou čtena data z banku, u nějž právě neprobíhá refresh. Bank Interleave může být různě intenzivní (2-way, 4-way...), kdy intenzivnější prokládání znamená vyšší výkon.

- Důležitým příkazem ovlivňujícím výkon je také **Command Rate**. Toto nastavení udává, zda se příkazy budou vysílat v rámci jednoho či dvou hodinových cyklů. Parametr je ovlivněn nejen schopnostmi samotných pamětí, ale především jejich počtem - při větším počtu osazených modulů je často nutné používat dva hodinové cykly. Pomalejší nastavení významně snižuje výkon (až o desítky procent menší maximální propustnost), avšak u menšího počtu modulů je většinou možné použít časování rychlejší. *Specifikace pamětí DDR SDRAM dle organizace JEDEC vždy definují určité přípustné rozsahy pro jednotlivé parametry. Proto například CAS Latency definováno pro hodnoty 2T, 2.5T a 3T. Mnoho řadičů však nabízí i hodnotu 1.5T. Ta nemusí být stabilní. Podobné volby jsou i u ostatních příkazů a zejména řadič Athlonu 64 je na tato nastavení bohatý.*

- **Unbuffered memory** – řadič paměti je ve styku s operační pamětí a komunikace tedy probíhá přímo (řídící i adresovací signály). Další možností je...

  Registered memory

  Registered (někdy taky uváděná jako „buffered“) paměť je vybavena dalším čipem (registrem),– samotná paměť přijde do styku až s výsledkem těchto operací.

  Z hlediska paměťového řadiče je tedy přístup do paměti snažší, ačkoliv za cenu snížení výkonu - počet modulů a jejich kapacit (v případě registered pamětí) může být ale vyšší, což má také své nepopiratelné výhody. Požadavek nebo podpora registered pamětí je poměrně běžná u serverových základních desek.
- Registered paměti mají běžně 2 a více adresovatelných oblastí (tak zvaný „memory rank“) s šířkou sběrnice pro DDR SDRAM 72 bitů (z toho 64 bity jsou data a 8 bitů tvoří ECC kód).

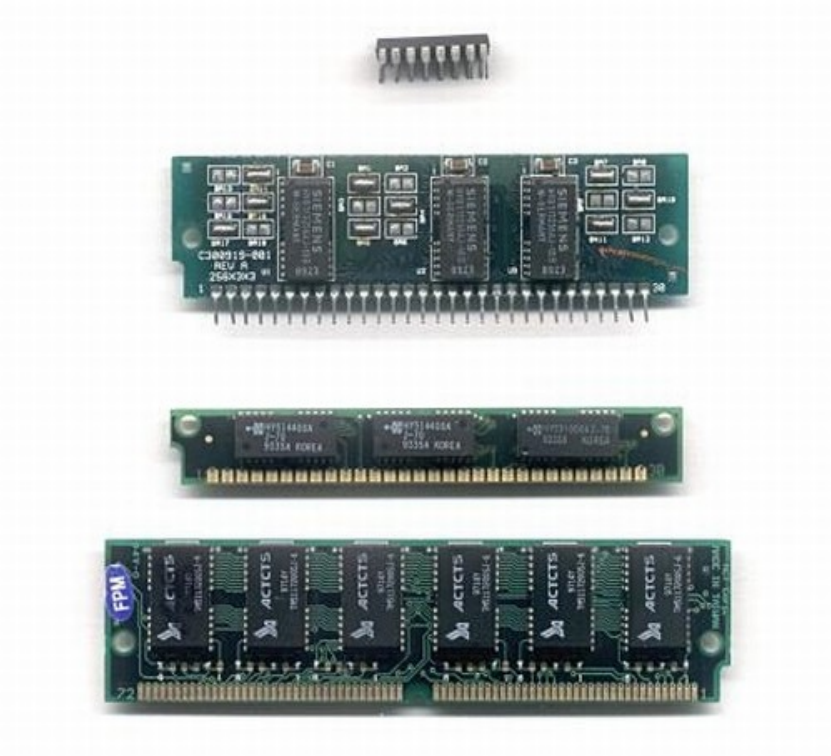
  ECC

  Technologie detekce a opravy chyb (ECC, Error-Correcting Code) slouží ke kontrole integrity dat (nejen u operační paměti)
-

  Chipkill
  Jednou z vysoce pokročilých metod pro opravu chyb je technnologie Chipkill (občas se uvádí obdobně SDDC, Single Device Data Correction). Je mnohem efektivnější než standardní ECC. Chipkill umožňuje opravit chyby až ve čtyřech bitech na jeden DIMM modul.

- **Memory Scrubbing**
  Tato technologie přišla po uvedení ECC DIMM modulů. Jedná se o proces, kdy se v době kdy je paměť nevytížena (a nedochází k vyřizování mnoha požadavků) provádí aktivní a opakované čtení, vyhledávání jednobitových chyb a jejich případná oprava..

Přehled technologií DRAM pamětí



- **FPM**

  Fast Page Mode DRAM byla uvedena v roce 1987. Jedná se o asynchronní paměť. Řádek určité části paměti mohl zůstat otevřen, takže mohlo být prováděno další čtení nebo zápis z nebo do řádku bez zpoždění (nutnosti „přednabití“ a opětovného přístupu k řádku). Zvýšen tak byl výkon v případě „burst“ přenosu. Přístupová doba byla okolo 60 - 80 ns.

Přehled technologií DRAM pamětí

EDO

EDO (Enhanced Data Output) DRAM paměť byla uvedena v roce 1995, někdy je uváděna jako Hyper Page Mode DRAM. Také se jedná o asynchronní paměť. Oproti FPM byla EDO mírně rychlejší (zhruba o 5%). Přístupová doba byla okolo 60 ns. EDO DRAM byla v provedení SIMM i DIMM modulů.

Specifikace:
168 / 72 pinů
napájecí napětí: 3.3 nebo 5V
kapacita: až 32MB

Přehled technologií DRAM pamětí

- **SDRAM**

  Neboli (Synchronized Dynamic Random Access Memory). Na trhu byla SDRAM paměť standardu PC66 dostupná zhruba od roku 1996. Jedná se o synchronní paměť - pracuje synchronně podle externího taktu. Oproti EDO pamětem poskytuje vyšší výkon. Rychlejší varianty následovaly krátce poté.

  Specifikace:
- PC66 – PC133
- pracovní frekvence: 66 – 133 MHz
- propustnost: 533 - 1066 MB/s
- 168 pinů
- napájecí napětí: 3.3 V
- kapacita: ještě dnes běžně dostupná v kapacitách od 64 do 512 MB

Přehled technologií DRAM pamětí

- **RDRAM**

  Direct Rambus DRAM nebo také krátce RDRAM (Rambus DRAM). Technologie RDRAM byla na trh uvedena v roce 1999 za účasti firem Rambus a Intel. Technologie obsahuje rychlou RDRAM sběrnici a řadič paměti. Oproti SDRAM pamětem došlo k podstatnému navýšení propustnosti, ale zároveň za cenu vysokých latencí. Níže zmíněné specifikace platí pro 16 bit RIMMy. Na trhu se později objevila i rychlejší 32 bit varianta - pomocí čtyř kanálů se maximální propustnost s použitím nejnovějších a nejrychlejších modulů pohybuje okolo 10 GB/s. Zejména kvůli vysoké ceně a řadě dalších nedostatků se ale RDRAM paměti příliš nerozšířily. Byly postupně vytlačeny DDR pamětmi.

  Specifikace:

- PC600 – PC1200
- pracovní frekvence: 300 - 600 MHz
- propustnost: 1200 – 2400 MB/s (v případě dvou kanálů na modul a 242 pin verze až 4800 MB/s)
- 184 pinů
- napájecí napětí: 1.8 V
- kapacita: 64 – 512 MB

Přehled technologií DRAM pamětí

- **DDR SDRAM**

  DDR (Double Data Rate) SDRAM je na trhu od roku 2000. Startovací frekvence jsou od 266MHz, které se označují standardem DDR266. Poslední standard uznaný podle JEDEC je DDR400 (PC3200) SDRAM DIMM. Poptávka po rychlé DDR paměti a váhání v případě úpravy standardů (vydávané organizací JEDEC) způsobily, že na trhu je řada modulů neodpovídající specifikacím. Maximální rychlosti technologie DDR se pohybují okolo 600MHz efektivně, ale obvykle je pro jejich dosažení nutné značně vysoké napájecí napětí (i přes 3 V). Kromě DDR existuje i nízkonapěťová verze DDR pamětí LPDDR, které mají napájecí napětí mezi 1.8 – 1.9 V a vykazují až o 40% nižší spotřebu.

  Specifikace:

- DDR200 - DDR400
- pracovní frekvence: 200 – 400 MHz efektivně
- propustnost: 1,6 - 3,2 GB/s
- 184 pinů
- napájecí napětí: 2.5 V (2.6 V pro DDR400)
- 2-bit prefetch
- kapacita: 64 MB až 2 GB

Přehled technologií DRAM pamětí

- **DDR2 SDRAM**

  Nástupce DDR pamětí. Slibuje zejména vyšší dosažitelné frekvence a vyšší propustnost. Díky nižšímu napájecímu napětí mají DDR2 paměti také nižší spotřebu. Nevýhodou DDR2 je mírně horší časování oproti DDR. V případě nejvýkonnějších dostupných modulů se dnes frekvence pohybuje až okolo 1111 MHz. Firma Corsair na letošním Computexu prezentovala i paměti na frekvenci přes 1250MHz, takže do uvedení DDR3 a jistě i po něm se ještě i v případě DDR2 standardu máme na co těšit.

  Specifikace:

- DDR2-400 – DDR2-800
- pracovní frekvence: 400 – 800 MHz efektivně
- propustnost: 3.2 – 6.4 GB/s
- 240 pinů
- napájecí napětí: 1.8 V (maximálně 1.9 V)
- 4-bit prefetch
- kapacita: 128 MB až 8 GB

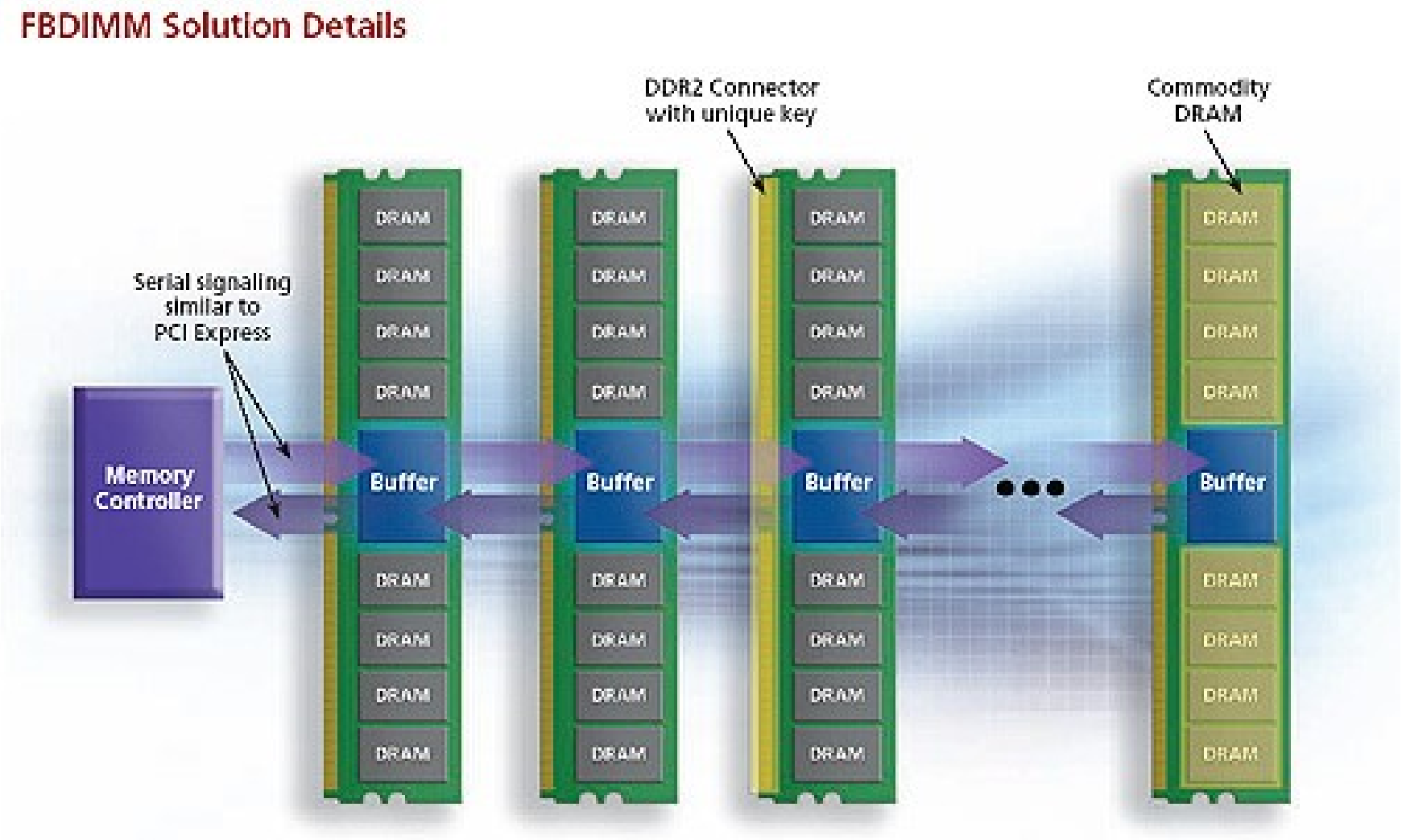
Přehled technologií DRAM pamětí

- **DDR3 SDRAM**

  Dalším počinem na poli DDR je standard DDR3. Specifikace ještě nejsou zcela kompletní, ale na trhu již řada výrobců představila prototypy DDR3 pamětí. Známé je zejména pracovní napětí 1.5 V a opět vyšší dosažitelné frekvence. Řádově se počítá s frekvencemi okolo 800 – 1600 MHz efektivně a s propustností k 12.8 GB/s. Opět dojde ke snížení spotřeby, ale latence jsou zase o něco vyšší, než v případě DDR2.

  Předpokládané specifikace:

- DDR3-800 - DDR3-1600
- pracovní frekvence 800 – 1600 MHz efektivně
- propustnost 6.4 GB/s – 12.8 GB/s
- 240 pinů
- napájecí napětí 1.5 V
- 8-bit prefetch kapacita: ???

1GB DDR3 1066(7-7-7)
2GB DDR2 800(5 5-5)

http://www.svethardware.cz/